

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

(c) 2000 JPO & JAPIO

Set Items Description

--- -----

?ss pn=11214312

S1 1 PN=11214312

?t s1/4/1

1/4/1

FN- DIALOG(R)File 347:JAPIO|

CZ- (c) 2000 JPO & JAPIO. All rts. reserv. |

TI- APPARATUS FOR MANUFACTURING SEMICONDUCTOR

PN- 11 -214312 -JP 11214312 A-

PD- August 06, 1999 (19990806)

AU- MATSUO HIROAKI

SA- SONY CORP

AN- 10-012497 -JP 9812497-

AD- January 26, 1998 (19980126)

H01L-021/205; C23C-016/44; H01L-021/22; H01L-021/285

AB- PROBLEM TO BE SOLVED: To prevent metal contamination within a reaction system using a gas having a characteristic to cause corrosion of a metal material, by covering the surface of a constituent part made of a metal material, of constituent parts to be in contact with the gas having a characteristic to cause corrosion of a metal material, with a covering part made of an anticorrosive material. SOLUTION: A cover plate 115 as a covering part is applied to one end surface of a flange part 114a of a port flange 114 and an inner circumferential surface of a flange part 112a of a tube receiving flange 112. A cover plate 116 as a covering part is applied to one end surface of a setting part 114c of the port flange 114. The cover plates 115 and 116 are made of an anticorrosive material such as quartz or the like. Thus, generation of rust on the tube receiving flange 112, the port flange 114 and the like due to a halogen-based gas and a by-product thereof remaining after chemical reaction can be prevented. COPYRIGHT: (C)1999,JPO

?

?

?ss pn=(7118443 or 5182923 or 7099321 or 9017729 or 10149984 or 9148246 or 10116989 or 5090191 or 9007911 or 11017185)

S2 1 PN=7118443

S3 1 PN=5182923

S4 1 PN=7099321

S5 1 PN=9017729

S6 1 PN=10149984

S7 1 PN=9148246

S8 1 PN=10116989

S9 1 PN=5090191

S10 1 PN=9007911

S11 1 PN=11017185

S12 10 PN=(7118443 OR 5182923 OR 7099321 OR 9017729 OR 10149984 OR 9148246 OR 10116989 OR 5090191 OR 9007911 OR 11017185)

?t s12/4/all

12/4/1

FN- DIALOG(R)File 347:JAPIO|

CZ- (c) 2000 JPO & JAPIO. All rts. reserv. |

TI- LIQUID CRYSTAL DISPLAY AND ITS MANUFACTURE

PN- 11 -017185 -JP 11017185 A-

PD- January 22, 1999 (19990122)

AU- KAWACHI GENSHIROU; OKUBO TATSUYA; MIMURA AKIO; SHINAGAWA TAKAAKI

PA- HITACHI LTD

AN- 09-164077 -JP 97164077-

AD- June 20, 1997 (19970620)

H01L-029/786; H01L-021/336; G02F-001/136; H01L-027/12

AB- PROBLEM TO BE SOLVED: To simplify the processes of the manufacturing method of a TFT liquid crystal display, by so forming continuously its films as to take out its substrate from a vacuum equipment as infrequent as possible. SOLUTION: After on a glass substrate 1 a bedding insulation film 2, a semiconductor film 30 recrystallized by heating, a gate insulation film 20, and a gate electrode 10 are formed continuously in a vacuum equipment, the gate electrode 10 and gate insulation film 20 are patterned simultaneously to form thereafter impurity regions 31 in the semiconductor film 30. In this way, by processing consistently in vacuum a plurality of film forming processes, the productivity of a liquid crystal display is improved to make realizable its low cost. Also, since the semiconductor film 30 is never exposed to the atmosphere before and after its recrystallized process by heating, a transistor having a good characteristic can be manufactured with a good repeatability. COPYRIGHT: (C)1999,JPO

12/4/2

FN- DIALOG(R)File 347:JAPIO|

CZ- (c) 2000 JPO & JAPIO. All rts. reserv. |

TI- METHOD AND DEVICE FOR FORMING POLYCRYSTALLINE SILICON

PN- 10 -149984 -JP 10149984 A-

PD- June 02, 1998 (19980602)

AU- ISHIKAWA MICHIO; ITO KAZUYUKI; HASHIMOTO YUKINORI; YONEZAKI TAKESHI;
TOGAWA ATSUSHI; OTA YOSHIFUMI

PA- ULVAC JAPAN LTD [352286] (A Japanese Company or Corporation), JP
(Japan)

AN- 08-309497 -JP 96309497-

AD- November 20, 1996 (19961120)

IC- -6- H01L-021/20; H01L-029/786; H01L-021/336

CL- 42.2 (ELECTRONICS -- Solid State Components); 36.1 (LABOR SAVING
DEVICES -- Industrial Robots)

KW- R002 (LASERS); R004 (PLASMA); R011 (LIQUID CRYSTALS); R096
(ELECTRONIC MATERIALS -- Glass Conductors)

AB- PROBLEM TO BE SOLVED: To provide a method by which such polycrystalline silicon that is suitable for the manufacture of a polycrystalline silicon thin film transistor having large field effect mobility can be formed efficiently and a device which can adequately implement the method.

SOLUTION: In a polycrystalline silicon forming method which includes a crystallizing processes for crystallizing an amorphous silicon film formed on a substrate 2 through laser annealing by irradiating the film with a laser beam in a sealed airtight chamber 12, the inside of the chamber 12 is maintained in such an atmosphere that the pressure is maintained between 0.1Torr and below the minimum pressure of the chamber 12 and at least one kind of gas selected from among a hydrogen gas, a nitrogen gas, and an inert gas is made to flow in the chamber 12. The polycrystalline silicon formed in the chamber 12 while the chamber is maintained in the above-mentioned atmosphere is continually treated with hydrogen plasma without exposing the silicon to the atmosphere.

12/4/3

FN- DIALOG(R)File 347:JAPIO|

I.D.S

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-148246

(43) 公開日 平成9年(1997)6月6日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/20			H 0 1 L 21/20	
G 0 2 F 1/136	5 0 0		G 0 2 F 1/136	5 0 0
H 0 1 L 21/268			H 0 1 L 21/268	Z
21/316			21/316	X
21/68			21/68	A
審査請求 未請求 請求項の数 7 O L (全 9 頁) 最終頁に続く				

(21) 出願番号 特願平7-303038

(22) 出願日 平成7年(1995)11月21日

(71) 出願人 000231464

日本真空技術株式会社

神奈川県茅ヶ崎市萩園2500番地

(72) 発明者 戸川 淳

千葉県山武郡山武町横田523 日本真空技術株式会社千葉超材料研究所内

(72) 発明者 石川 道夫

千葉県山武郡山武町横田523 日本真空技術株式会社千葉超材料研究所内

(72) 発明者 伊東 一幸

千葉県山武郡山武町横田523 日本真空技術株式会社千葉超材料研究所内

(74) 代理人 弁理士 北村 欣一 (外2名)

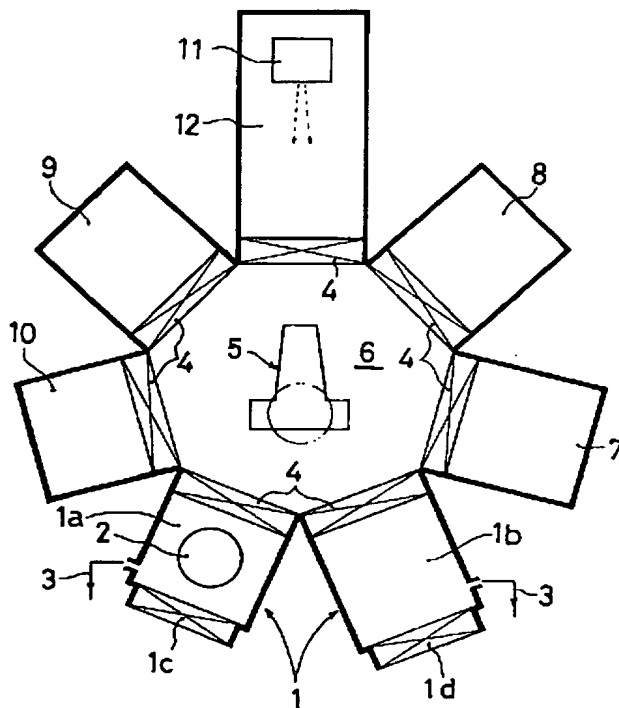
最終頁に続く

(54) 【発明の名称】 多結晶シリコンの形成方法及び形成装置

(57) 【要約】

【課題】 移動度の大きな多結晶シリコン薄膜トランジスタを能率良く形成できる装置及び形成方法を提供すること

【解決手段】 真空中に於いて基板にアモルファスシリコンを形成したのち、連続して真空中で該アモルファスシリコンにレーザービームを照射してレーザーアニールを行い結晶化する。基板に形成した多結晶シリコン上に連続して真空中でシリコン酸化膜又はシリコン窒化膜を成膜する。基板2へアモルファスシリコンを形成する成膜室8に、該アモルファスシリコンを形成した該基板が搬出入され該アモルファスシリコンにレーザービームを真空中で照射してこれを多結晶化させるためのレーザーを備えた結晶化室12を真空を維持して接続した。該結晶化室に、更に基板へシリコン酸化膜又はシリコン窒化膜を形成する成膜室10を接続する。



1

【特許請求の範囲】

【請求項1】真空中に於いて基板にアモルファスシリコンを形成したのち、連続して真空中で該アモルファスシリコンにレーザービームを照射してレーザーアニールを行い多結晶化することを特徴とする多結晶シリコンの形成方法。

【請求項2】請求項1に於いて基板に形成した多結晶シリコン上に連続して真空中でシリコン酸化膜又はシリコン窒化膜を成膜することを特徴とする多結晶シリコンの形成方法。

【請求項3】請求項2に於いてシリコン酸化膜又はシリコン窒化膜を形成する直前及び／又は形成した直後に真空を破らずに水素プラズマ処理を行うことを特徴とする多結晶シリコンの形成方法。

【請求項4】真空中に於いて基板にアモルファスシリコンを形成したのち該基板を大気中に取り出して該アモルファスシリコンにパターニングを行ない、再び真空中に該基板を搬入し、該アモルファスシリコンにレーザービームを照射してレーザーアニールで多結晶化すると共に形成された多結晶シリコン上にシリコン酸化膜又はシリコン窒化膜の成膜を連続して行うことを特徴とする多結晶シリコンの形成方法。

【請求項5】請求項4に於いてシリコン酸化膜又はシリコン窒化膜を形成する直前及び／又は形成した直後に真空を破らずに水素プラズマ処理を行うことを特徴とする多結晶シリコンの形成方法。

【請求項6】基板を大気圧の外部との間で出し入れする圧力調節自在の仕込取出室に、該基板へアモルファスシリコンを形成する成膜室を接続し且つ該基板を搬送する搬送手段を備えた装置に於いて、該成膜室を、スパッタ室、プラズマCVD室、減圧CVD室のいずれかで構成し、該成膜室に、該アモルファスシリコンを形成した該基板が搬出入され該アモルファスシリコンにレーザービームを真空中で照射してこれを多結晶化させるためのレーザーを備えた結晶化室を真空を維持して接続したことを特徴とする多結晶シリコンの形成装置。

【請求項7】上記結晶化室に、上記基板へシリコン酸化膜又はシリコン窒化膜を形成する成膜室を接続したことを特徴とする請求項6に記載の多結晶シリコンの形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、主として液晶表示装置等に使用される多結晶シリコン薄膜トランジスタを得るための多結晶シリコン (Polycrystalline Silicon) の形成に適用される方法及びその形成装置に関する。

【0002】

【従来の技術】従来、多結晶シリコン膜を形成するには、ベースSiO₂膜を形成したガラス等の基板に、もとなるアモルファスシリコン膜を減圧CVD装置、スパ

2

ッタ装置、或いはプラズマCVD装置のいずれかで成膜したのち、該基板を一旦、大気中へ出し、あらためてレーザーアニール装置に入れ、その装置内部を大気中又は真空中の雰囲気としてレーザービームの照射を行い、該膜を結晶化していた。

【0003】多結晶シリコン薄膜トランジスタ (Polycrystalline Silicon-TFT) を製造する場合、その製造の1工程に於いて、多結晶シリコン膜の上に更に酸化膜又は窒化膜がゲート絶縁膜として形成されるが、この場合も多結晶シリコン膜形成後に一旦大気中に取りだし、再度、真空の成膜室に搬入して通常はプラズマCVD法によりゲート絶縁膜の形成を行っている。

【0004】

【発明が解決しようとする課題】従来の多結晶シリコン形成法は、複数の別個の装置間で基板のやりとりを行なうため、スループットが非常に遅く、また製造された多結晶シリコン薄膜トランジスタの電界効果移動度 (正孔移動度) は $80 \text{ cm}^2/\text{V} \cdot \text{sec}$ と比較的小さく、デバイス特性が良好でない欠点があった。この移動度が良好でない原因は、基板を装置間で移動する際、基板が大気に晒されて良好な界面を維持するのが困難になっているためであると知見した。

【0005】本発明は、上記知見に基づき電界効果移動度の大きな多結晶シリコン薄膜トランジスタを得るための多結晶シリコンを能率良く形成できる方法及び形成装置を提供すること、移動度が大きくダメージのない良質の多結晶シリコン薄膜トランジスタが得られる多結晶シリコンの形成方法を提供することを目的とするものである。

【0006】

【課題を解決するための手段】本発明では、真空中に於いて基板にアモルファスシリコンを形成したのち、連続して真空中で該アモルファスシリコンにレーザービームを照射してレーザーアニールを行い多結晶化することにより、更に、基板に多結晶シリコンを形成した後も連続して真空中でシリコン酸化膜又はシリコン窒化膜を成膜することにより、界面に汚染のない多結晶シリコンにゲート絶縁膜を形成でき、移動度の大きい多結晶シリコン薄膜トランジスタが得られる。更に、多結晶シリコンにシリコン酸化膜又はシリコン窒化膜を形成する直前及び／又は形成した直後に水素プラズマ処理を行うことで、移動度が大きくダメージのない良質の多結晶シリコン薄膜トランジスタを製造できる。

【0007】また、真空中に於いて基板にアモルファスシリコンを形成したのち該基板を一旦大気中に取り出して該アモルファスシリコンにパターニングを行ない、再び真空中に該基板を搬入し、該アモルファスシリコンをレーザービームの照射によるレーザーアニールで多結晶化すると共に形成された多結晶シリコン上にシリコン酸化膜又はシリコン窒化膜の成膜を連続して行なうことに

より、アモルファスシリコンの表面が大気による汚染を受けてもレーザーアニールによりその汚染の大部分が除去され、比較的清浄な表面の多結晶シリコンが得られ、その後大気暴露しないため表面と粒界の酸化がおこらず、粒界ポテンシャルの小さい多結晶シリコン膜が得られる。さらにその清浄さを維持したままシリコン酸化膜等の成膜を行えるから、多結晶シリコンとシリコン酸化膜等の界面の多少の汚染が残るにすぎず、移動度の良好な多結晶シリコン薄膜トランジスタが得られる。また、該シリコン酸化膜等の形成の直前及び／又は直後に水素プラズマ処理することで、良質のトランジスタが得られる。

【0008】こうした方法は、基板を大気圧の外部との間で出し入れする圧力調節自在の仕込取出室に、該基板へアモルファスシリコンを形成する成膜室を接続し且つ該基板を搬送する搬送手段を備えた装置に於いて、該成膜室をスパッタ室、プラズマCVD室、減圧CVD室のいずれかで構成し、該成膜室に、該アモルファスシリコンを形成した該基板が搬出入され該アモルファスシリコンにレーザービームを真空中で照射してこれを多結晶化させるためのレーザーを備えた結晶化室を真空中に維持して接続することにより、上記の装置を提供することの目的を達成するようにした。該結晶化室に、上記基板へシリコン酸化膜又はシリコン窒化膜を形成する成膜室を接続することでゲート酸化膜又はゲート窒化膜（ゲート絶縁膜）を清浄な界面上に形成できる。

【0009】

【発明の実施の形態】本発明の実施の形態を図1に示す多結晶シリコン薄膜トランジスタの形成装置に基づき説明すると、同図に於いて符号1は表面にベースSiO₂膜を形成したガラス製の基板2を大気圧の外部との間で出し入れする圧力調節自在の区分された仕込取出室を示し、基板2は一方の仕込室1aへ開閉扉1cを介して外部から搬入され、取出室1bから開閉扉1dを介して外部へ搬出される。該仕込取出室1の圧力調節は、真空ポンプに連なる真空排気管3により行われる。該仕込取出室1は、ゲートバルブ4を介して基板搬送用ロボットの搬送手段5を内部に備えた7角形の搬送室6に接続して設けられる。該搬送室6内も図示していない真空排気管により圧力調節が可能である。該搬送手段5を構成する基板搬送用ロボットには、昇降及び旋回自在の支軸に伸縮自在の腕を設けた公知の構成のものを使用した。該搬送室6の周囲には、加熱室7と、3つのプラズマCVD室、減圧CVD室或いはスパッタ室から成る成膜室8、9、10をゲートバルブ4を介して該搬送室6に接続して設け、更に本発明に従い、レーザー11を内部に備えた結晶化室12をゲートバルブ4を介して接続した。各成膜室8、9、10には、成膜原料ガスの導入口と圧力調節用の真空排気口、プラズマ発生のための電極が設けられ、成膜室8にはシランガス（SiH₄）が導入されて

プラズマCVDによりアモルファスシリコンを基板2のベースSiO₂膜上に形成し、成膜室9には水素ガスが導入されてプラズマCVDにより基板2上の膜を水素プラズマに晒して水素プラズマ処理を施し、成膜室10にはSiH₄、N₂O、Arの混合ガスが導入されてシリコン酸化膜のゲート絶縁膜を成膜するようにした。

【0010】仕込取出室1の仕込室1aに搬入されたガラス製の基板2は、各室の真空圧力を調整したのちにゲートバルブ4を介して搬送手段5により加熱室7へ搬入され、該基板2を加熱したのち成膜室8に搬入してそこで該基板2のベースSiO₂膜上にアモルファスシリコンを形成し、続いて該搬送手段5により該成膜室8と真空の搬送室6を介して接続した結晶化室12へ基板2を搬入し、該アモルファスシリコン膜にレーザービームを照射してこれを多結晶シリコン化する。更に、この後、成膜室9へ搬送手段5が基板2を搬送し、そこで水素プラズマ処理を行い、更に成膜室10へ搬送してSiO₂膜のゲート絶縁膜を該多結晶シリコン膜上に堆積させ、取出室1bから外部へ該基板2を取り出す。取り出した該基板2の代表的な構造を図6に示した。この取り出した基板2に、更に他の装置により多結晶シリコン膜の一部にイオンドープ層を形成し、ゲートメタルやパッシベーション膜、ソース電極、ITO膜の画素電極を形成すると、図7に示す構造の多結晶シリコン薄膜トランジスタが基板2上に形成される。必要な場合、ゲート絶縁膜を形成後に再び成膜室9へ基板2を搬入し、水素プラズマにゲート絶縁膜を晒し、膜質を改善したのち取出室1bから取り出す。

【0011】該基板2に形成した多結晶シリコン薄膜トランジスタの電界効果移動度は、アモルファスシリコンを真空中で結晶化することにより、従来の大気中へ一旦取り出して結晶化したものに比べ、数倍も向上し、スループットも向上する。電界効果移動度が向上する理由は、アモルファスシリコンの表面が大気に晒されないの、そこに自然酸化膜や水分、有機物が付着することがなく清浄なままで結晶化されたことにあると考えられる。多結晶シリコン薄膜トランジスタに於いて、電子の多くは、ソース電極から多結晶シリコン膜とゲート絶縁膜の界面付近を介して画素電極へと流れるが、本発明による場合は該界面付近に自然酸化膜などの汚染によるトラップ準位の発生がないので電子が迅速に流れ、移動度が大きくなってトランジスタとしての高速作動が可能になる。

【0012】また、アモルファスシリコンを加熱して得た多結晶シリコン膜は、ダングリングボンドが非常に多いため、そのままでは良質のトランジスタにはならないが、該多結晶シリコン膜を水素プラズマに適正な時間晒すことにより水素が該シリコン膜中に拡散してダングリングボンドを埋め、良質のトランジスタが得られる。

【0013】更に、該多結晶シリコン膜上にSiO₂のゲ

5

ート絶縁膜を形成すると、該絶縁膜の形成時のイオンにより該多結晶シリコン膜がダメージを受け、トラップ準位が発生する不都合が生じるが、該ゲート絶縁膜の形成後に基板 2 を成膜室 9 へ搬入して適当な時間水素プラズマに晒すと、水素が該多結晶シリコンとゲート絶縁膜の界面へ進入してトラップ準位が解消される。尚、該水素プラズマ処理を該ゲート絶縁膜の形成の直前及び直後の 2 度に行うか、その直前又は直後のいずれかに行うかは、薄膜トランジスタに要求される機能により適宜決定される。

【0014】該基板 2 に形成したアモルファスシリコンにパターニングする必要がある場合、該基板 2 を一旦取出室 1 b から大気中に取り出してこれにパターニングを施す。そして、再び仕込室 1 a に搬入して該基板 2 を結晶化室 1 2 へ送り込み、該アモルファスシリコンを多結晶シリコン化したのち成膜室 9 に於いて水素プラズマ処理を施し、続いて成膜室 1 0 に搬送して該多結晶シリコン上にシリコン酸化膜又はシリコン窒化膜のゲート絶縁膜を形成し、取出室 1 b から取り出す。この場合、該アモルファスシリコンの表面が大気に晒されて汚染するが、その汚染の大部分は真空中に於けるレーザーアニールにより除去され、清浄な表面の多結晶シリコンを形成でき、その上に続いて真空中でゲート絶縁膜を形成し水素プラズマ処理を施すので、該多結晶シリコンとゲート絶縁膜の界面の汚染はわずかになり、移動度の大きい多結晶シリコン薄膜トランジスタが得られる。

【0015】各成膜室 8、9、10 は、プラズマ CVD、減圧 CVD の場合、例えば図 8 に示す構成を有し、高周波電源に接続されたカソード電極 1 3 で閉鎖された真空槽 1 4 の室内 1 5 に、基板 2 が載置されるアノードと加熱手段を兼ねたヒーター電極 1 6 を設け、該カソード電極 1 3 には外部からのガス導入孔 1 7 を形成して導入したガスを該ヒーター電極 1 6 と対向した位置からシャワープレート 1 8 を介して基板 2 に向けて均一に吹き出させるようにし、該ヒーター電極 1 6 の背後に搬送手段 5 で搬送された基板 2 の載置と取り外しのために昇降機構 1 9 により該ヒーター電極 1 6 を貫通して昇降する昇降腕 2 0 を設けるようにした。21 は真空ポンプに接続される排気口、22 はパージガスの導入孔である。該基板 2 にアモルファスシリコン、 SiO_2 、 SiN_x をプラズマ CVD で形成する場合には、ガス導入孔 1 7 から SiH_4 ガスを導入し、所定の圧力になったのち、ヒーター電極 1 6 で基板 2 を 200~400℃ に加熱し、該カソード電極 1 3 に高周波電力を投入してプラズマを発生させて行う。水素プラズマ処理を行うときは、水素ガスをガス導入孔 1 7 から導入し、基板温度を 200~400℃ に加熱して行う。減圧 CVD の場合は、カソード電極 1 3 に高周波電力を供給せず、ヒーター電極 1 6 により基板 2 を 430~600℃ に加熱して成膜を行う。ゲート絶縁膜を形成するときは、 SiH_4 、 N_2O 、Ar の混合

6

ガスが導入される。更に、基板 2 にスパッタ成膜する場合は、該カソード電極 1 3 が Si ターゲットに交換され、 SiH_4 ガスの代わりに Ar ガスを導入しながら成膜が行なわれる。

【0016】上記の搬送室 6 は 7 角形としたが、図 2 に示すように仕込取出室 1 の仕込室 1 a と取出室 1 b の間に上記搬送手段 5 を備えた搬送室 6 と同様の真空の複数の搬送室 6 a、6 b、6 c を介在させ、各搬送室に隣接して加熱室 7、成膜室 8、9、10、及び結晶化室 1 2 を配置するようにしてもよく、更には図 3 のように仕込室 1 a と取出室 1 b の間に直列状態で真空の各室を成膜工程に従って配置することも可能である。尚、図 2、図 3 の例は、ゲート絶縁膜の形成前に水素プラズマ処理を施すもので、その形成後にも水素プラズマ処理を行う場合には、ゲート絶縁膜の成膜室 10 の取出室 1 b 寄りに成膜室 9 と同様の成膜室が配置される。図 3 の場合、搬送手段 5 は各室に設けられる。また、成膜室 10 に於いて、TEOS、 O_2 をベースとしたシリコン酸化膜や、シリコン窒化膜のゲート絶縁膜を成膜することも可能である。

【0017】

【実施例】

(実施例 1) 図 1 に示す装置の仕込室 1 a へ SiO_2 のベース絶縁膜を形成したガラスの基板 2 を搬入し、各室の圧力を調整したのち該基板 2 を加熱室 7 で 300℃ に加熱し、これを成膜室 8 に於いてシランガス (SiH_4) を導入してプラズマを発生させ、アモルファスシリコンを 500 Å の厚さに形成した。この後、基板 2 を 1×10^{-6} Torr に真空排気した結晶化室 1 2 に搬入してその温度を 300℃ に維持したままで KrF エキシマレーザーを照射して該アモルファスシリコンを結晶化した。その照射は、アモルファスシリコン膜中の水素の突沸を防ぐために、3 回に分けて照射した。そして、成膜室 9 に該基板 2 を運び込んで水素プラズマ処理を行い、更に成膜室 10 に於いて SiH_4 、 N_2O 、Ar の混合ガスを導入してシリコン酸化膜 (SiO_2) を 1000 Å の厚さで堆積させた。この後、該基板 2 を取出室 1 b から取り出し、これの多結晶シリコン薄膜トランジスタとしての電界効果移動度を測定した。尚、基板 2 は複数枚用意し、アモルファスシリコンを形成してからレーザービームを照射するまで、基板ごとに雰囲気を変えて 30 分間保持した。また、水素プラズマ処理を終えてからゲート絶縁膜を形成するまで各基板ごとに雰囲気を変えて 30 分間放置した。結晶化までの間の雰囲気の違いによる各基板の多結晶シリコン薄膜トランジスタの電界効果移動度は図 4 に示す通りであった。比較のために、アモルファスシリコンを形成してから一旦大気に晒した多結晶シリコン、水素プラズマ処理を終えてから大気に 10 分間に晒した多結晶シリコンの薄膜トランジスタも作成した。図 4 に見られるように、多結晶化後に一度大気に晒したものは、

7

電界効果移動度が、 $80\text{ cm}^2/\text{V} \cdot \text{sec}$ (点A) であるのに対し、 $1 \times 10^{-3} \sim 10^{-5} \text{ Torr}$ の雰囲気のもの、 $195 \sim 320\text{ cm}^2/\text{V} \cdot \text{sec}$ (点B～D) であった。これによれば、一度大気に出した際に多結晶シリコンの表面に形成される自然酸化膜や表面に付着する水分、有機物が、多結晶シリコン薄膜トランジスタの電界効果移動度に大きな影響を与えていることが分かる。アモルファスシリコンを形成してからレーザービームを照射するまで10分間基板を放置しておく場合、雰囲気を $1 \times 10^{-4} \text{ Torr}$ 以下の圧力に保てば良いことも分かった。

【0018】一方、上記の結晶化を行ったのち水素プラズマ処理を行ってから、ゲート絶縁膜を形成するまで各雰囲気に30分間放置した場合の多結晶シリコン薄膜トランジスタの電界効果移動度は図5の点F～Hに示すようになった。水素プラズマ処理を終えてから大気に10分間晒したものは、移動度が $120\text{ cm}^2/\text{V} \cdot \text{sec}$ まで減少(点E)することが分かった。

【0019】この実施例では、各雰囲気に放置中は基板温度を管理せず、自然冷却の状態とした。結晶化室12と成膜室とを別個に設けられている場合は、通常数時間は基板が大気中に放置されることになり、この実施例よりも厳しい条件になる。従って、アモルファスシリコン膜の形成からレーザービームによる結晶化、ゲート絶縁膜の形成を真空中で連続処理することは薄膜トランジスタの移動度が向上し、基板放置時間も短いので生産能率が向上して有利である。

【0020】(実施例2) 図1に示す装置の仕込室1aへ SiO_2 のベース絶縁膜を形成したガラスの基板2を搬入し、各室の圧力を調整したのち該基板2を加熱室7で 300°C に加熱し、これを成膜室8に於いてシランガス(SiH_4)を導入してプラズマを発生させ、アモルファスシリコンを 500 \AA の厚さに形成した。この後、基板2を取出室1bに送り、大気中へ取り出して該アモルファスシリコンにパターニングを施し、再び仕込室1aへ搬入した。パターニングのために該基板2が大気に晒された時間は600分間であった。仕込室1aの基板2を加熱室7に搬入して 300°C に加熱し、続いて実施例1の場合と同様に $1 \times 10^{-6} \text{ Torr}$ に真空排気した結晶化室12に搬入してその温度を 300°C に維持したままでKrFエキシマレーザーを照射して該アモルファスシリコンを結晶化した。その照射は、実施例1の場合と同様に3回に分けて照射した。そして、成膜室9に該基板2を運び込んで水素プラズマ処理を行い、更に成膜室10に於いて SiH_4 、 N_2O 、Arの混合ガスを導入してシリコン酸化膜(SiO_2)を 1000 \AA の厚さで堆積させた。この後、該基板2を取出室1bから取り出し、これの多結晶シリコン薄膜トランジスタとしての電界効果移動度を測定した。その移動度は図5の点Hに見られるように $310\text{ cm}^2/\text{V} \cdot \text{sec}$ となった。これは従来の多結晶化後

8

に大気に晒した薄膜トランジスタの移動度が $120\text{ cm}^2/\text{V} \cdot \text{sec}$ であるので、十分に大きな移動度が得られていることが分かる。従って、パターニングはアモルファスシリコンを形成後に行うのが良いことが分かる。

【0021】

【発明の効果】以上のように本発明によるときは、真空中に於いて基板にアモルファスシリコンを形成したのち、連続して真空中で該アモルファスシリコンにレーザービームを照射してレーザーアニールを行い結晶化することで、多結晶シリコン薄膜トランジスタの電界効果移動度を大幅に向上させることができ、多結晶シリコン上に連続して真空中でシリコン酸化膜又はシリコン窒化膜を成膜することで多結晶シリコンの電界効果移動度を更に向上させることができる効果がある。更に、基板にアモルファスシリコンを形成後にこれにパターニングを施し、その後に真空中でレーザーアニールによる多結晶化とゲート絶縁膜の形成、水素プラズマ処理を施すことで移動度が良好で良質の多結晶シリコン薄膜トランジスタが得られる等の効果がある。また、基板へアモルファスシリコンを形成する成膜室に、該アモルファスシリコンを形成した該基板が搬出入され該アモルファスシリコンにレーザービームを照射してこれを結晶化させるためのレーザーを備えた結晶化室を接続したので、該アモルファスシリコンを大気に晒さずに多結晶化できて移動度の良好な多結晶シリコンを能率良く形成することができ、該結晶化室に、該基板へシリコン酸化膜又はシリコン窒化膜を形成する成膜室を接続することでゲート絶縁膜を大気に晒すことなく成膜でき、より一層移動度の良好な多結晶シリコン薄膜トランジスタを能率良く形成できる効果がある。

【図面の簡単な説明】

【図1】本発明の装置の実施例を示す説明線図

【図2】本発明の装置の他の実施例を示す説明線図

【図3】本発明の装置の更に他の実施例を示す説明線図

【図4】本発明の方法によりゲート絶縁膜を形成した場合の移動度の測定図

【図5】本発明の方法によりレーザーアニールした場合の移動度の測定図

【図6】本発明の実施に使用した基板の拡大断面図

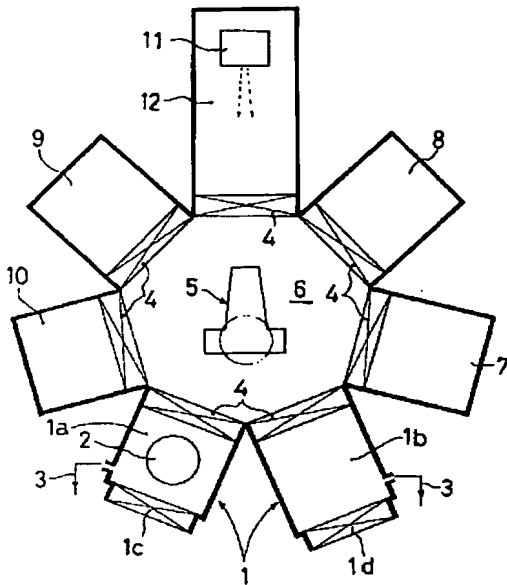
【図7】本発明により作成される多結晶シリコン薄膜トランジスタの1例の拡大断面図

【図8】本発明の成膜室の構造の1例の断面図

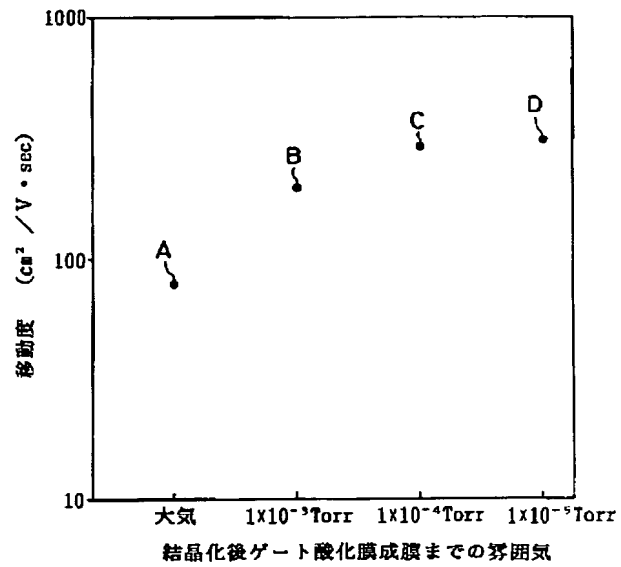
【符号の説明】

1 仕込取出室	2 基板	4
ゲートバルブ		
5 搬送手段	7 加熱室	8、
9、10 成膜室		
11 レーザー	1.2 結晶化室	

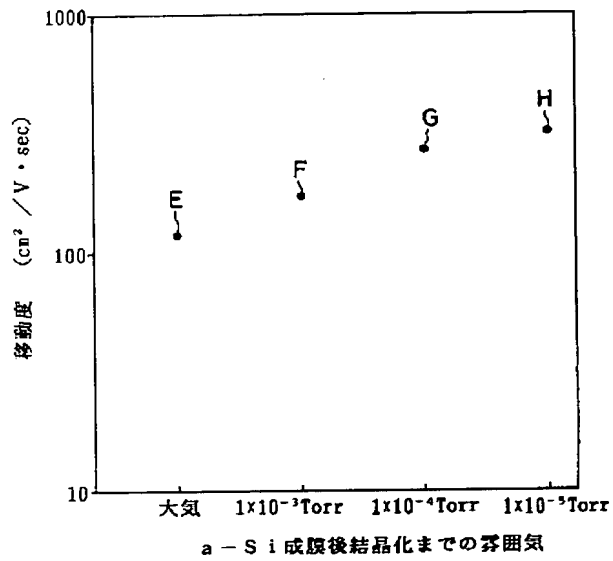
【図1】



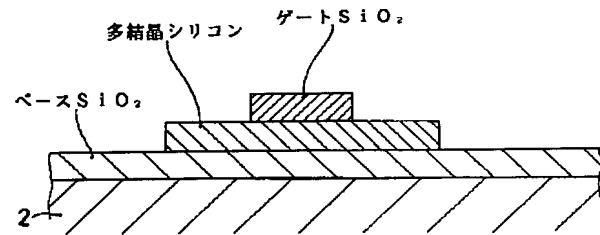
【図4】



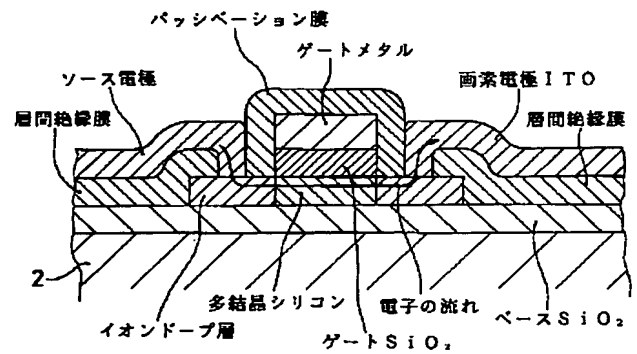
【図5】



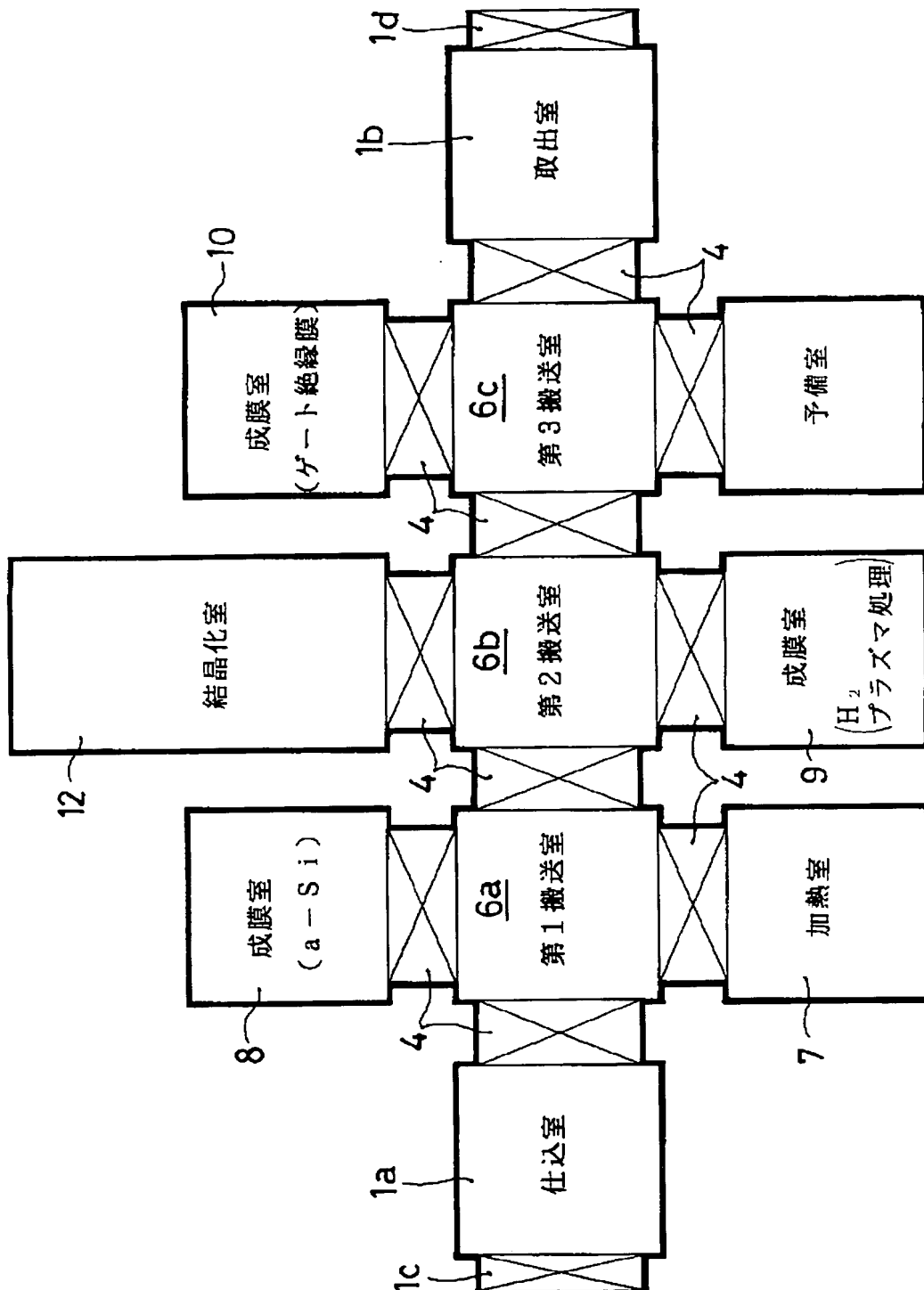
【図6】



【図7】

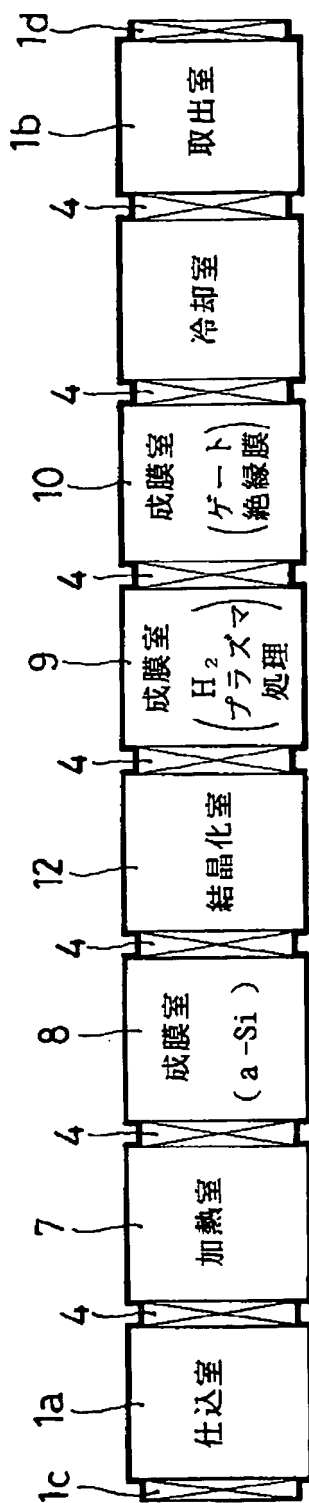


【図 2】

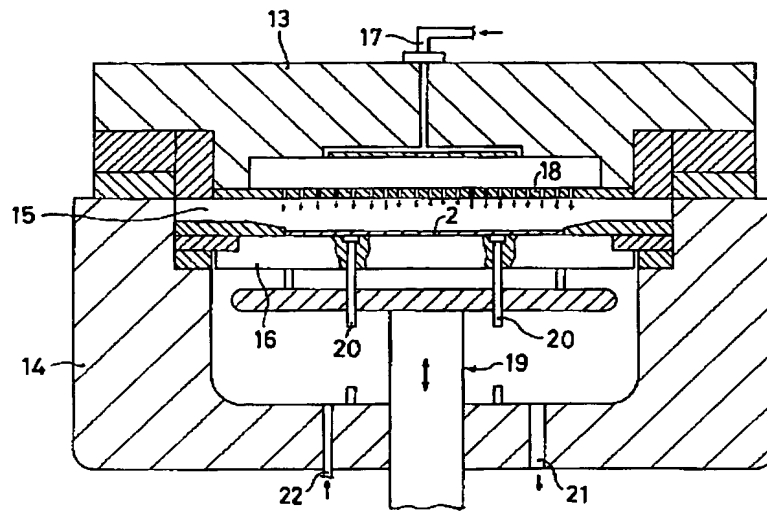


(8)

【図 3】



【図 8】



フロントページの続き

(51) Int. Cl. ⁶H 0 1 L 29/786
21/336

識別記号

弁内整理番号

F I

H 0 1 L 29/78

技術表示箇所

6 2 7 G

6 2 7 E

(72) 発明者 橋本 征典

千葉県山武郡山武町横田523 日本真空技
術株式会社千葉超材料研究所内

(72) 発明者 中村 久三

千葉県山武郡山武町横田523 日本真空技
術株式会社千葉超材料研究所内

(72) 発明者 米崎 武

千葉県山武郡山武町横田523 日本真空技
術株式会社千葉超材料研究所内

(72) 発明者 谷 典明

千葉県山武郡山武町横田523 日本真空技
術株式会社千葉超材料研究所内